

Fachbereich Medienproduktion

- Herzlich willkommen zur Vorlesung im Studienfach:
 - Grundlagen der Informatik

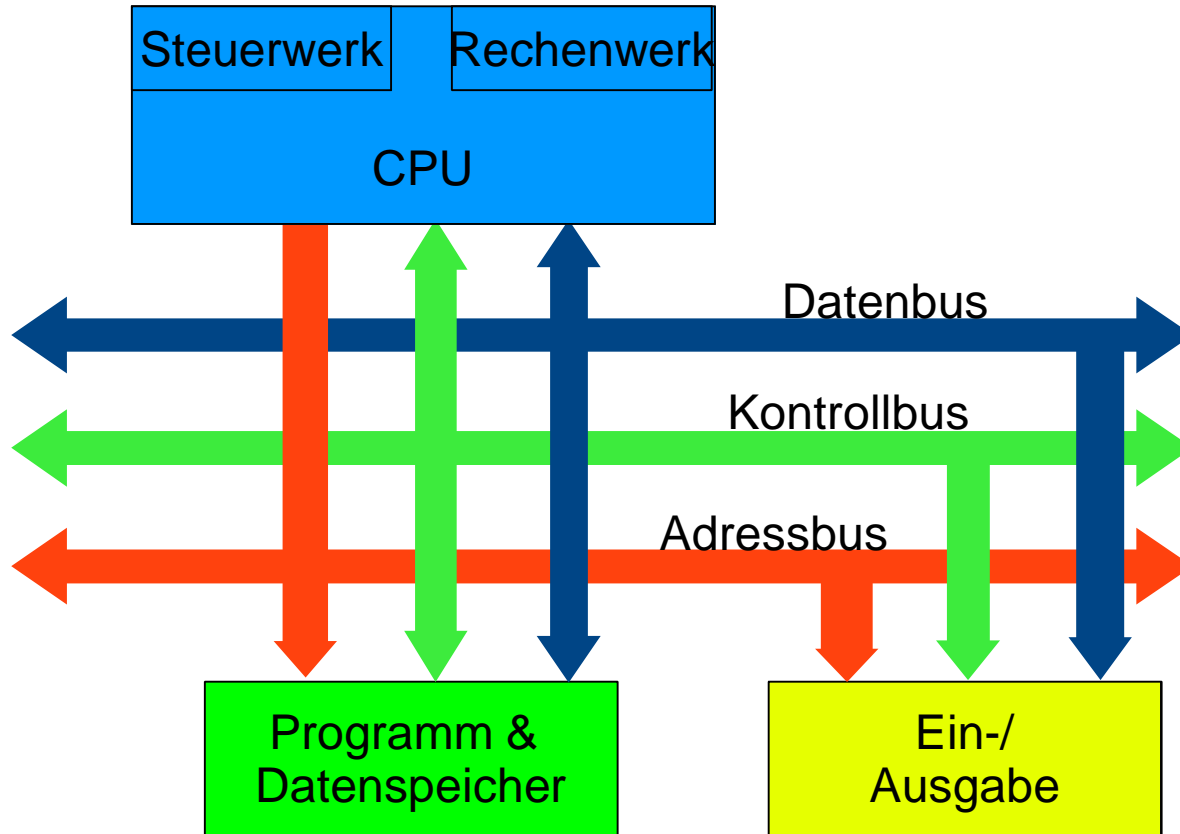
Themenübersicht

- Rechnertechnik und IT Sicherheit
 - Grundlagen der Rechnertechnik
 - Prozessorarchitekturen und, Speicher und Caches
 - [Hardware Komponenten eines Computers]
 - Rechnernetze und das Internet
 - Codes und Kryptografie
 - Cloud Computing

Von Neumann'sches Rechnermodell

- Prozessor (Zentraleinheit CPU)
 - Steuerwerk (control unit CU)
 - Rechenwerk (arithmetic logical unit ALU)
- Verbindungssystem (Bussystem)
- Speicher
- Ein-/Ausgabe

Prozessorsystem

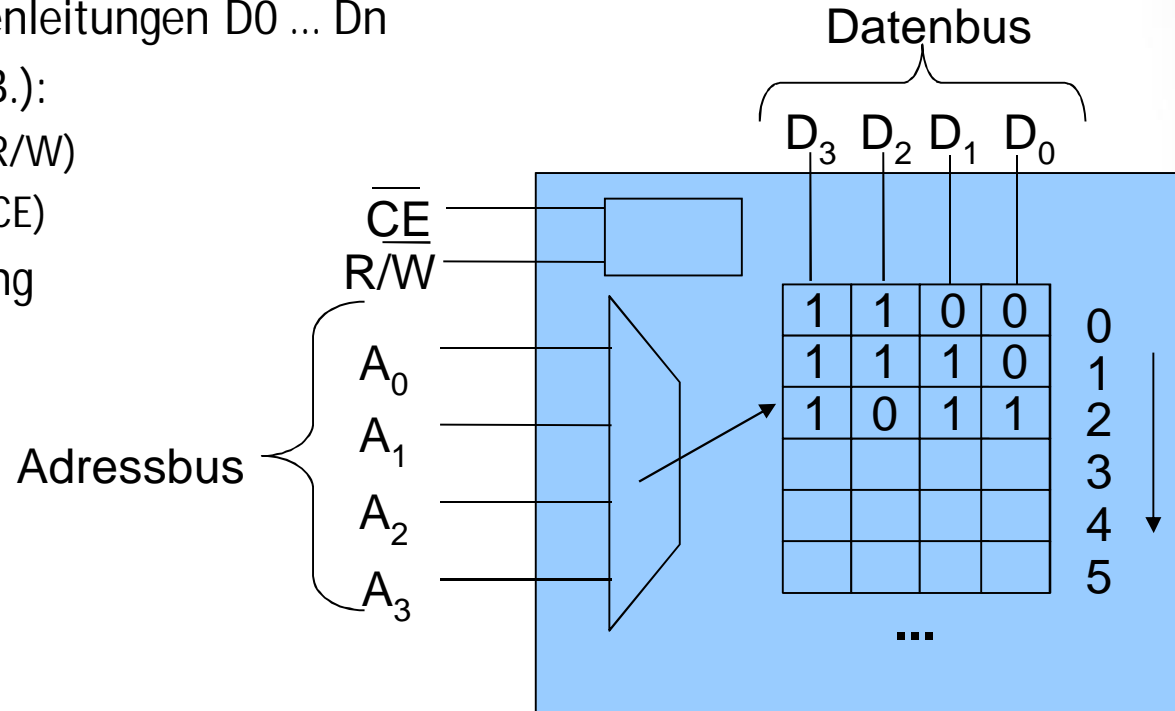


Bussysteme

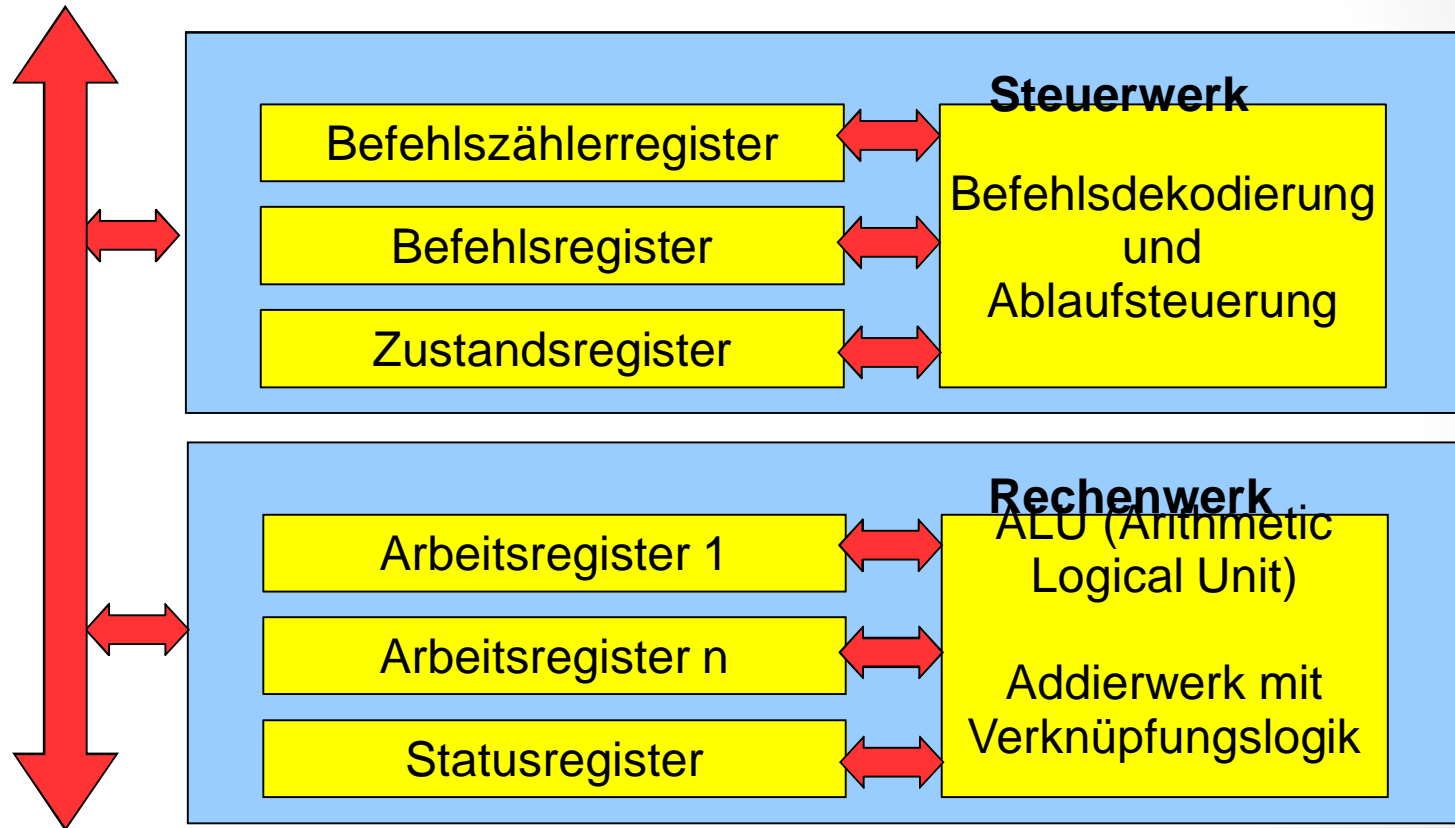
- Der Prozessor ist über verschiedene Bussysteme mit den anderen Komponenten des Prozessorsystems verbunden
 - Über den Datenbus werden Informationen binär übertragen
 - Über den Adressbus werden die Adressen (z.B. Speicherzellen des Datenspeichers) selektiert
 - Der Kontrollbus wird zur Ansteuerung der Speicher und Peripherie verwendet (z.B. ob Daten aus einem Speicher gelesen oder in einen Speicher geschrieben werden sollen)

Speicher

- Adressbus: Adressleitungen $A_0 \dots A_n$
- Datenbus: Datenleitungen $D_0 \dots D_n$
- Kontrollbus (z.B.):
 - Read/Write (R/W)
 - Chip Enable (CE)
- Stromversorgung



Grundaufbau eines Prozessors



Prozessor

- Die ALU ist das Rechenwerk für mathematische Operationen und logische Verknüpfungen
- Register sind Speicherzellen im Prozessorkern; die ALU rechnet mit Werten in diesen Registern
- Das Steuerwerk übernimmt die Kontrolle über die Ausführung des Programm-Codes und initiiert andere Steuerfunktionen
- Das Befehlszählerregister beinhaltet immer die Adresse des nächsten Befehls
- Das Befehlsregister kann einen binären Befehl aufnehmen

Beispiel Assembler Programm (ARM)

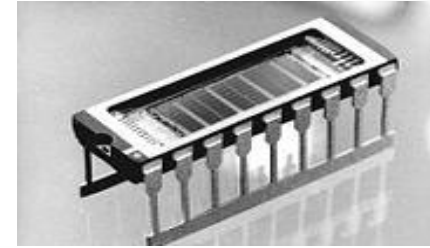
Hochsprache	Assembler	Maschinencode
$x = y + z;$	LDR R0, <address of y>	0x06000000
	LDR R1, <address of z>	0x06001004
	ADD R0, R1, R2	0x00802001
	STR R2, <address of x>	0x06402008

(R0, R1, R2 = Arbeitsregister)

Datenspeicher

- Random Access Memory (RAM)
 - Flüchtiger Speicher auf den wahlfrei zugegriffen werden kann
 - Lesen und Schreiben beliebiger Speicherzellen möglich
 - Statische (SRAM) oder dynamische Speicher (SDRAM)
 - Bei dynamischem Speicher müssen die Speicherzellen periodisch aufgefrischt werden
 - Nach Abschalten der Stromversorgung geht der gespeicherte Inhalt verloren

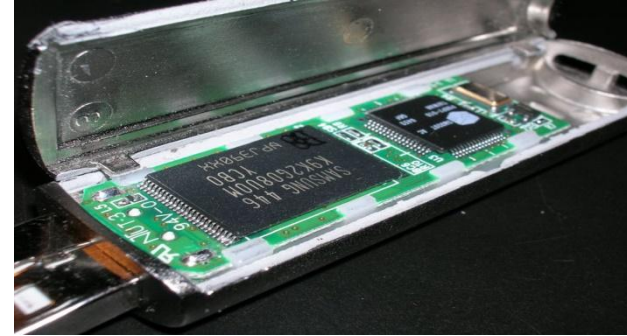
Programmspeicher



- Nur-Lese-Speicher oder Festwertspeicher
 - Read Only Memory (ROM)
 - Maske wird im Herstellungsprozess programmiert
 - Programmable Read Only Memory (PROM)
 - Baustein kann einmalig programmiert werden
 - Erasable Programmable Read Only Memory (EPROM)
 - Baustein kann mit UV Licht gelöscht werden
 - Electrically Erasable Programmable Read Only Memory (EEPROM)
 - Baustein kann durch Anlegen einer Spannung erneut programmiert werden

Programmspeicher - Flash

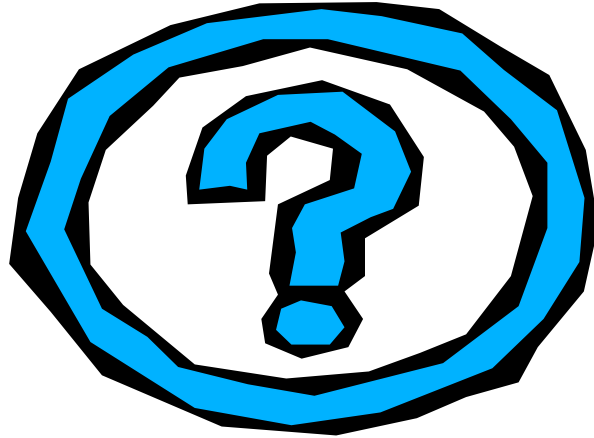
- Flash
 - Informationen einer Zelle werden in Form von Ladungen auf einem sog. Floating-Gate eines Transistors gespeichert.
 - Daten sind in Sektoren organisiert
 - Sequenzieller Zugriff (blockweise)
 - Vor dem Wiederbeschreiben müssen die Sektoren gelöscht werden
 - NAND Flash: Viel Speicher auf wenig Raum
 - NOR Flash: Kurze Zugriffszeit



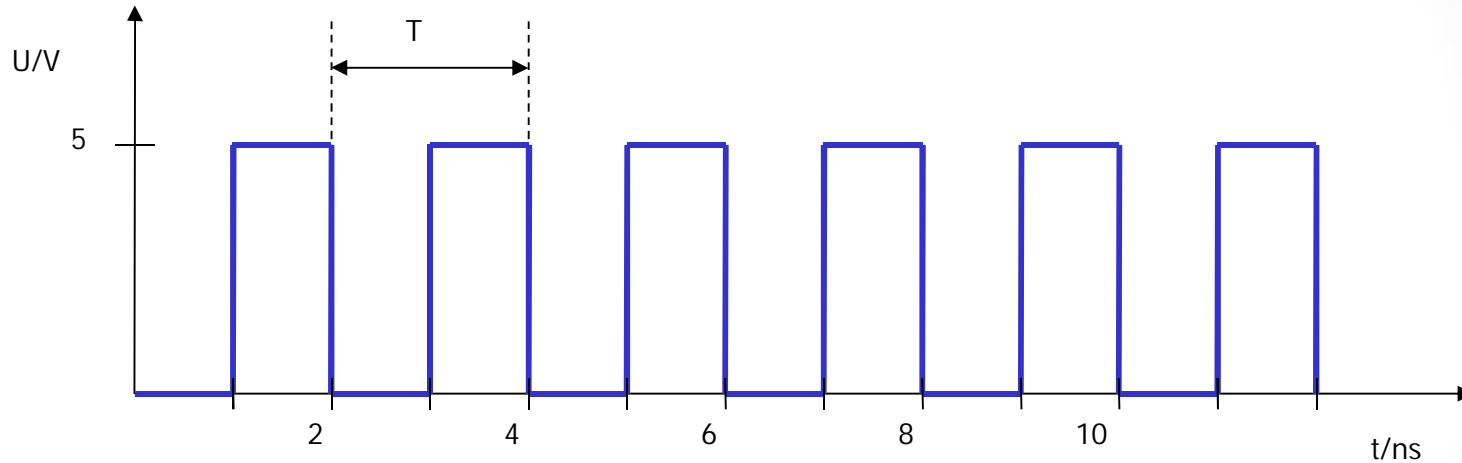
Programmspeicher - Flash

- Schreibzyklen (Endurance)
 - NAND: mehrere Millionen
 - NOR: mehrere 10.000 bis 100.000
 - Schäden in der Oxidschicht im Bereich des Floating-Gates
- Flash-Filesystem
 - Arbeitet Sektor-/Blockweise
 - Fehlerhafte Blöcke werden markiert und nicht mehr verwendet
 - Schreibzugriffe werden über alle Blöcke im Lebenszyklus verteilt

Fragen



Frequenz und Periodendauer



$$f = 1/T$$

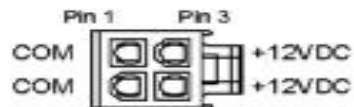
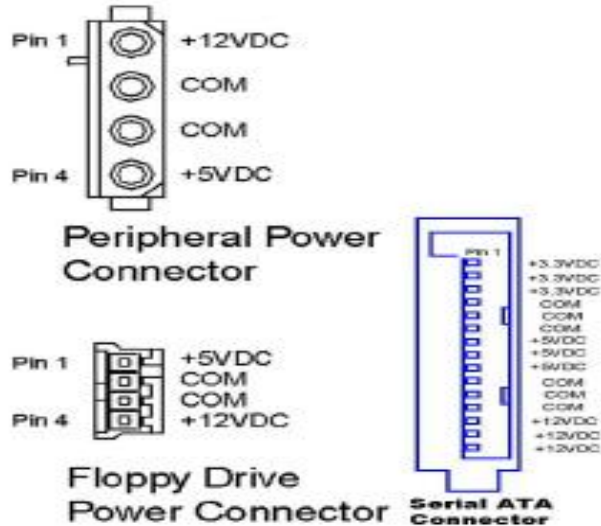
f
T

Frequenz [Hz]
Periodendauer [s]

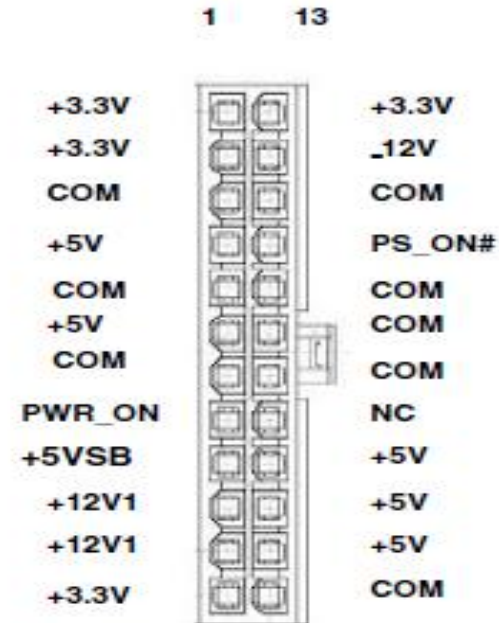
Frequenz, Takt und Periodendauer

- LED Blinkfrequenz ~ 1 Hz
- Netzspannung 50 Hz
- Real-Time-Clock ~ 30 kHz
- Bustakt ~ 400 MHz
- Prozessortakt ~ 3,2 Ghz
- Periodendauer
 - 1 ns (!) bei einer Frequenz von 1 GHz

Spannungen (ATX V2.2)



+12V Power Connector

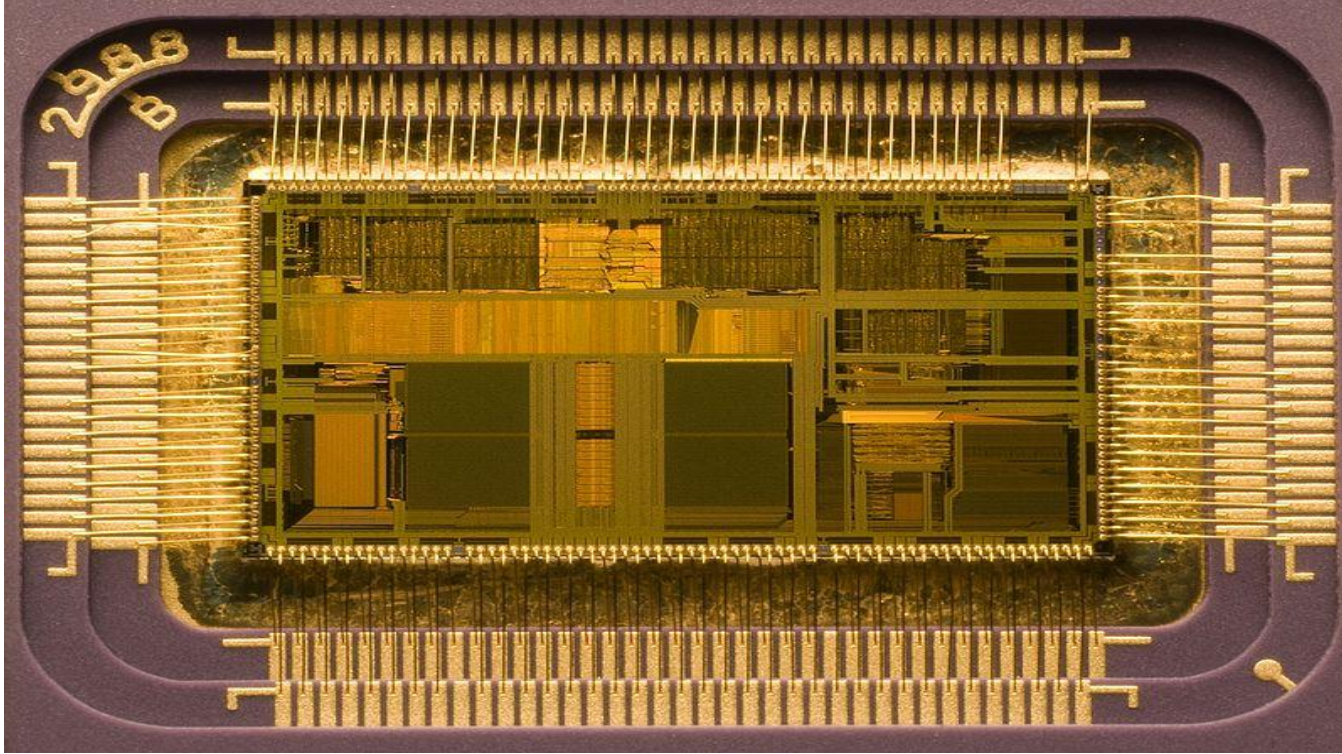


Main Power Connector

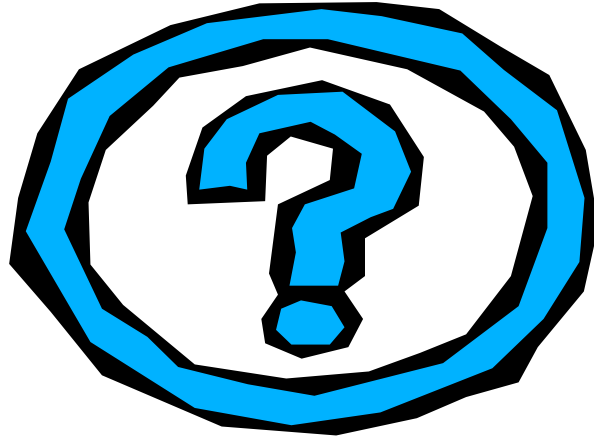
Core- und I/O Spannung

- Historisch
 - Eine Spannung (z.B. 5 Volt) für den Kern (Core Spannung) und die externen Bussysteme (I/O Spannung)
- Heute
 - Höhere Taktraten erfordern eine Absenkung der Kern- Spannung und der I/O Spannung
 - Core-Spannung $\ll 2\text{ V}$
 - I/Spannung 5 bzw. 3,3 Volt

Prozessor - Die



Fragen



- Vielen Dank für Ihre Aufmerksamkeit!